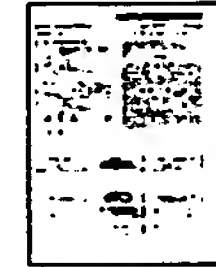


Title: **TW0452892B: Re-crystallization method of polysilicon thin film of thin film transistor**

Country: **TW** Taiwan  
Kind: **B** Patent

Inventor: **LIN, JING-WEI**; Taiwan  
**JENG, LI-JING**; Taiwan  
**JENG, HUANG-JUNG**; Taiwan

Assignee: **LIN, JING-WEI** Taiwan  
**JENG, LI-JING** Taiwan  
**JENG, HUANG-JUNG** Taiwan  
[News, Profiles, Stocks and More about this company](#)



High  
Resolution

Published / Filed: **2001-09-01** / 2000-08-09

Application **TW2000089115995**

Number:

IPC Code: **H01L 21/36**;

ECLA Code: None

Priority Number: 2000-08-09 **TW2000089115995**  
2001-02-13 **US2001000781431**

**Abstract:** This invention provides the re-crystallization method for polysilicon thin film of thin film transistor. On a substrate deposited with insulation layer, a layer of amorphous silicon layer or micro-crystalline silicon layer, which consists of two different thickness, is formed. The thinner region is defined as the channel region of the thin film transistor, while the thicker region is defined as the source/drain region of the thin film transistor. The thinner amorphous silicon region is fully melted using excimer laser and part of the thicker amorphous silicon region remains not melted, which is used as seeds. Polysilicon layer with larger crystallites and homogeneous growth is obtained by horizontally growing the crystallites in the fully melted region through the temperature gradient variation between the melting and non-melting zones.

中華民國專利公報 [19] [12]

[11]公告編號：452892

[44]中華民國 90 年 (2001) 09 月 01 日

發明

全 7 頁

[51] Int.Cl<sup>06</sup>: H01L21/36

[54]名稱：薄膜電晶體中多晶矽薄膜的再結晶方法

[21]申請案號：089115995

[22]申請日期：中華民國 89 年 (2000) 08 月 09 日

[72]發明人：

林敬偉

鄭力兢

鄭晃忠

桃園縣桃園市龍山街二一二號

彰化市長壽街十八號

新竹市建功一路八十六巷二弄十四號二樓

[71]申請人：

林敬偉

鄭力兢

鄭晃忠

桃園縣桃園市龍山街二一二號

彰化市長壽街十八號

新竹市建功一路八十六巷二弄十四號二樓

[74]代理人：詹銘文 先生

1

2

[57]申請專利範圍：

1.一種薄膜電晶體中多晶矽薄膜的再結晶方法，至少包括：

提供一基底；

形成一絕緣層於該基底上；

形成一具有一第一厚度以及一第二厚度之非晶矽層，該第二厚度大於第一厚度；

以一準分子雷射將該第一厚度之非晶矽層完全熔融，而該第二厚度之非晶矽層未完全熔融；以及

以該未完全熔融之非晶矽層為晶種，進行再結晶的步驟，以形成一多晶矽薄膜。

2.如申請專利範圍第1項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：

形成一具有第三厚度之第一非晶矽層；

移除該第一非晶矽層至暴露出該絕緣

層，以形成一開口；以及

形成一具有該第一厚度之第二非晶矽層於該開口及該非晶矽層上。

3.如申請專利範圍第1項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：

形成一具有該第二厚度之非晶矽層；於該非晶矽層上定義一開口位置，並將該非晶矽層移除一相當於第三厚度之深度，以形成一開口。

4.如申請專利範圍第2項與第3項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該第二厚度為該第一厚度與該第三厚度相加。

5.如申請專利範圍第1項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該具有一第一厚度之非晶矽層係為薄膜電晶體元件之通道區域。

20. 6.如申請專利範圍第1項所述之薄膜電晶

體中多晶矽薄膜的再結晶方法，其中該具有一第二厚度之非晶矽層係為薄膜電晶體元件之源極／汲極區域。

7. 如申請專利範圍第 1 項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該具有第一厚度之非晶矽層與該具有第三厚度之非晶矽層之間存在一溫度梯度。
8. 一種多晶矽薄膜的製造方法，至少包括：
  - 提供一基底；
  - 形成一絕緣層於該基底上；
  - 形成一具有一第一厚度以及一第二厚度之非晶矽層，該第二厚度大於第一厚度；
  - 以一準分子雷射將該第一厚度之非晶矽層完全熔融，而該第二厚度之非晶矽層未完全熔融；以及
  - 以該未完全熔融之非晶矽層為晶種，進行再結晶的步驟，以形成一多晶矽薄膜。
9. 如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：
  - 形成一具有第三厚度之第一非晶矽層；
  - 移除該第一非晶矽層至暴露出該絕緣層，以形成一開口；以及
  - 形成一具有該第一厚度之第二非晶矽層於該開口及該非晶矽層上。
10. 如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：
  - 形成一具有該第二厚度之非晶矽層；
  - 於該非晶矽層上定義一開口位置，並將該非晶矽層移除一相當於第三厚度之深度，以形成一開口。

11. 如申請專利範圍第 9 項所述之多晶矽薄膜的製造方法，其中該第二厚度為該第一厚度與該第三厚度相加。
12. 如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該具有一第一厚度之非晶矽層係為薄膜電晶體元件之通道區域。
13. 如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該具有一第二厚度之非晶矽層係為薄膜電晶體元件之源極／汲極區域。
14. 如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該具有第一厚度之非晶矽層與該具有第三厚度之非晶矽層之間存在一溫度梯度。

圖式簡單說明：

第一圖至第二圖繪示為一般習知多晶矽薄膜電晶體中通道多晶矽薄膜的製造流程圖。

第三圖至第七圖繪示為依照本發明一較佳實施例之多晶矽薄膜電晶體中通道多晶矽薄膜的製造流程圖。

第八圖繪示為未熔融的非晶矽部分與非晶矽層厚度較薄的區域的熔融部分之間的溫度梯度分佈。

第九圖繪示為習知作法與本發明作法所形成的多晶矽薄膜電晶體，在不同電壓下的轉移電特性(transfer characteristics)表現。

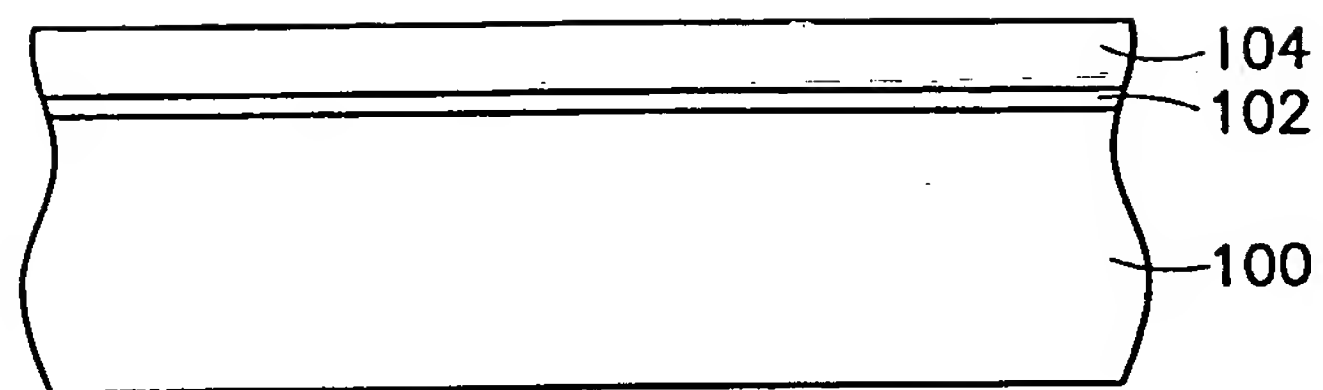
第十圖繪示為以不同能量密度的準分子雷射進行再結晶步驟，所得到的再結晶薄膜將會具有不同的洩漏電流。

第十一圖為 SEM 圖，可看出以本發明可控制晶粒結晶成長方向。

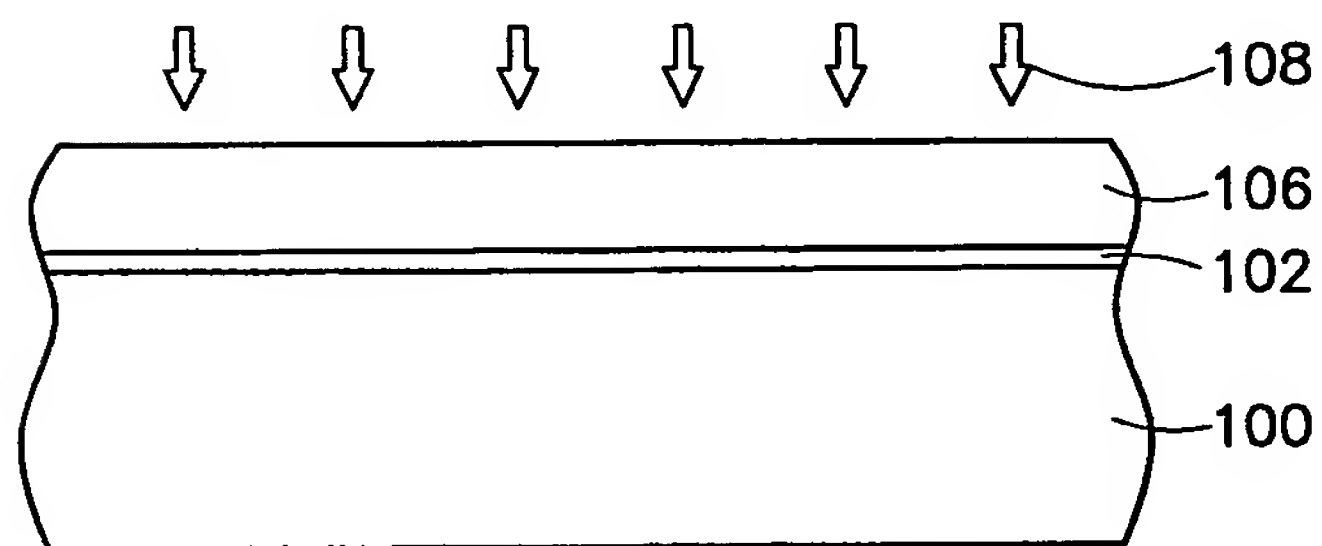
第十二圖為 SEM 圖，可看出以本發明可使晶粒結晶成長的均勻性高。

第十三圖為 SEM 圖，可看出以傳統方式使晶粒結晶成長的均勻性較差。

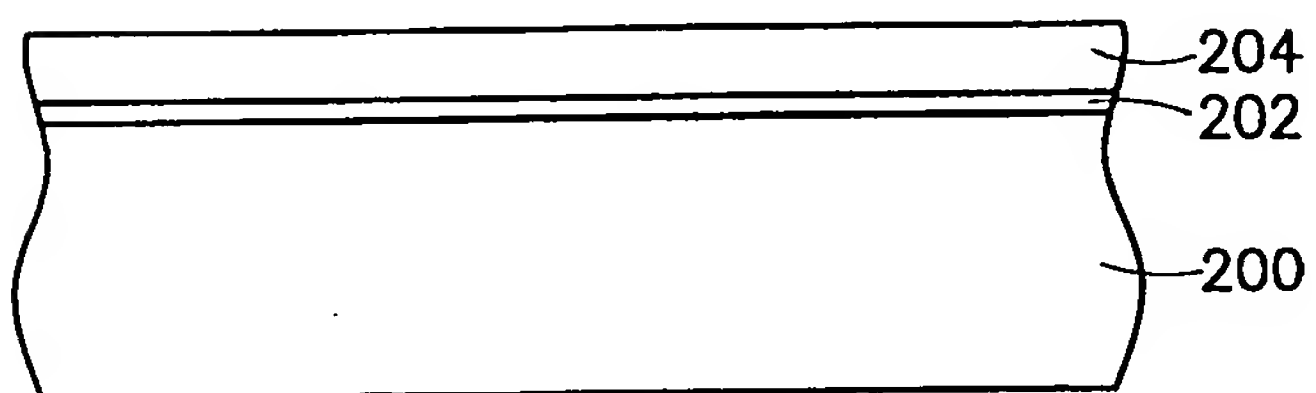
(3)



第一圖

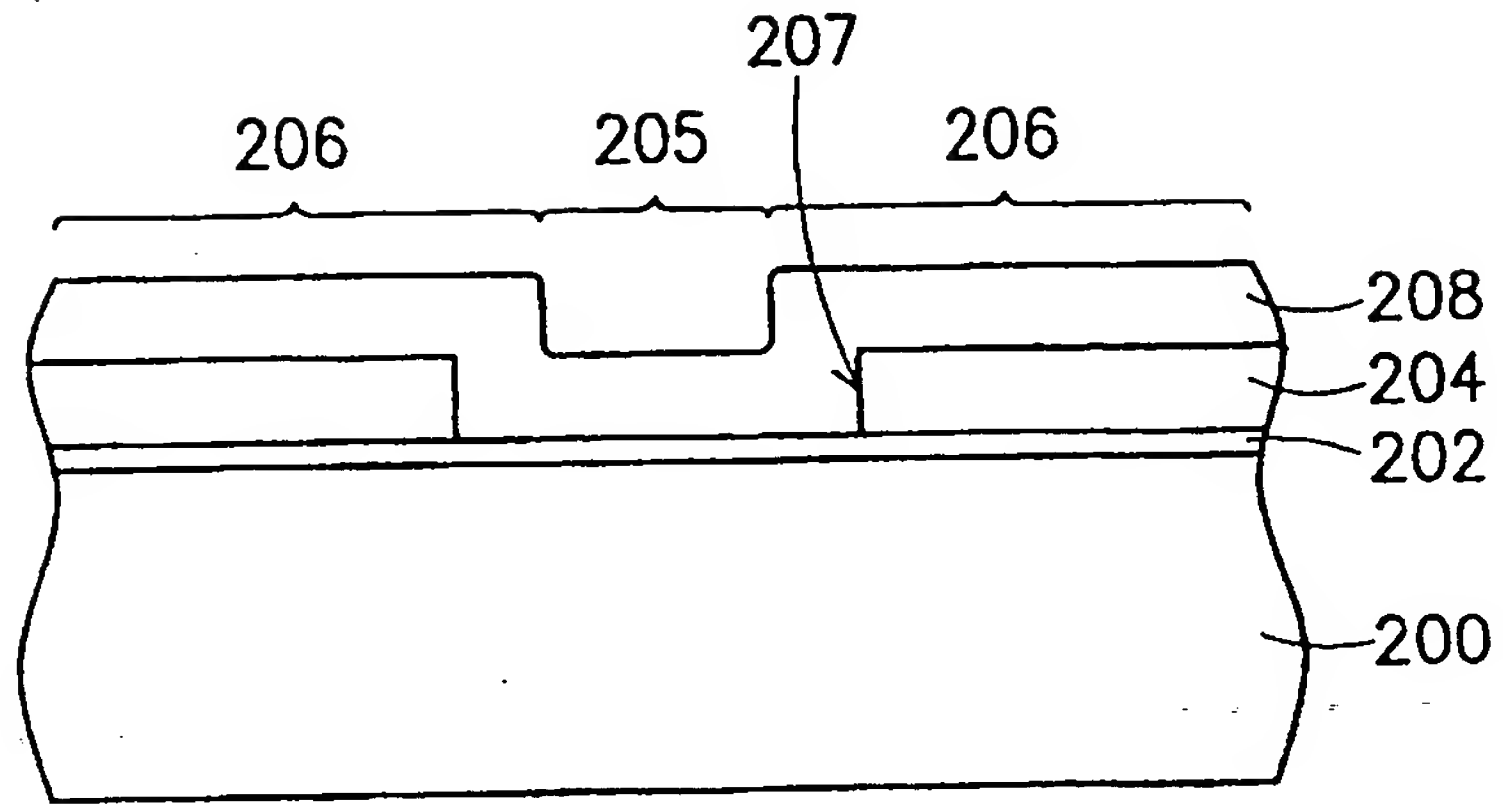


第二圖

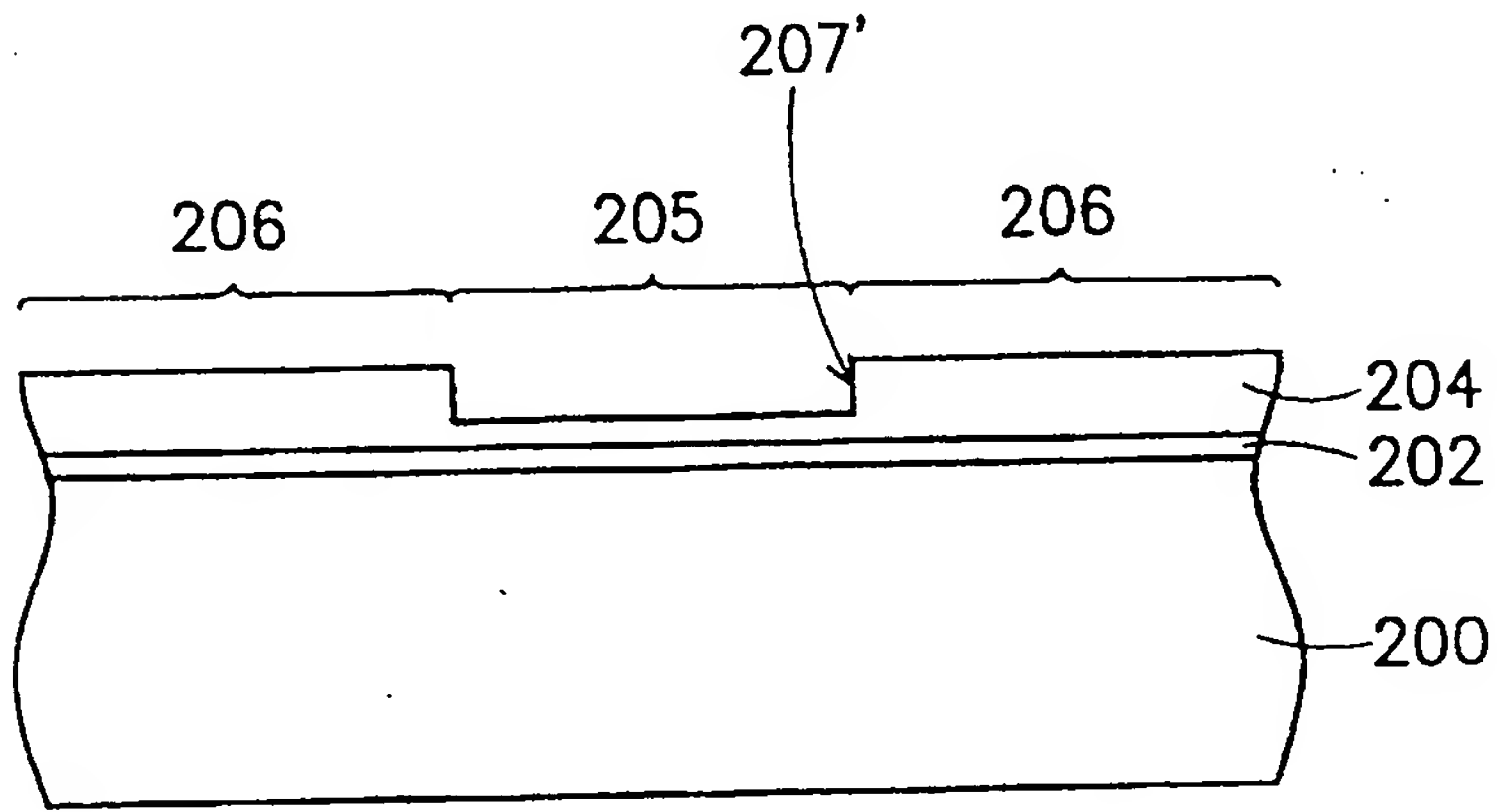


第三圖

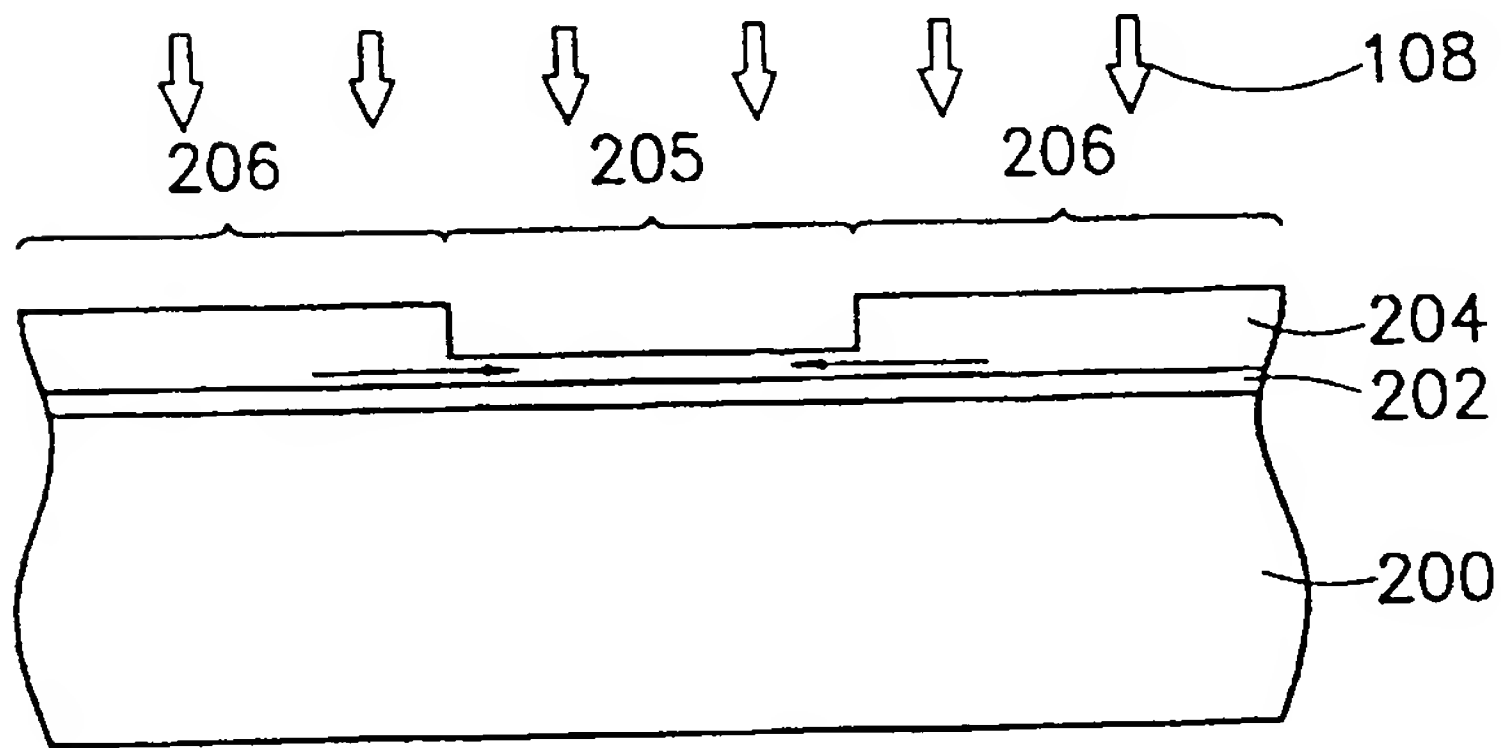
(4)



第四圖

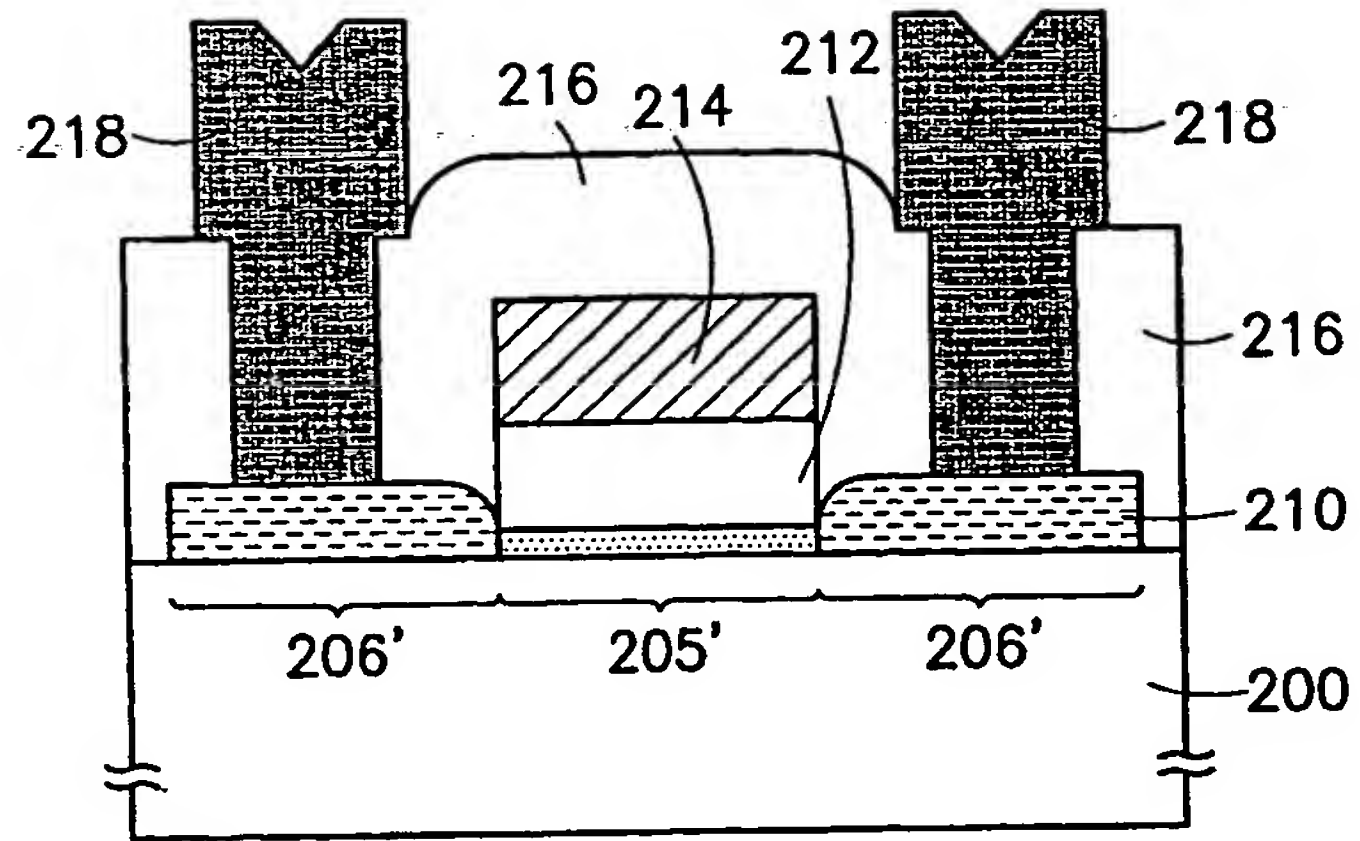


第五圖

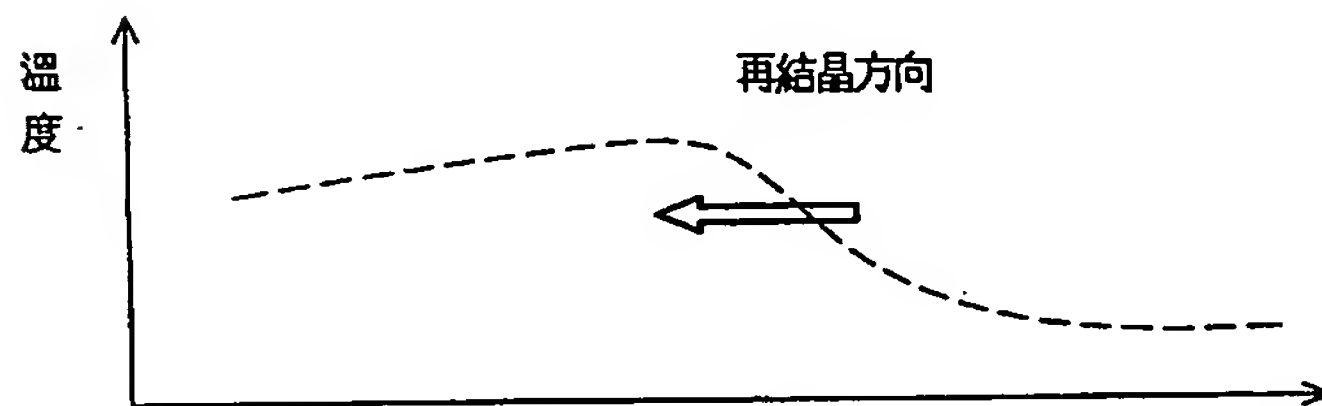
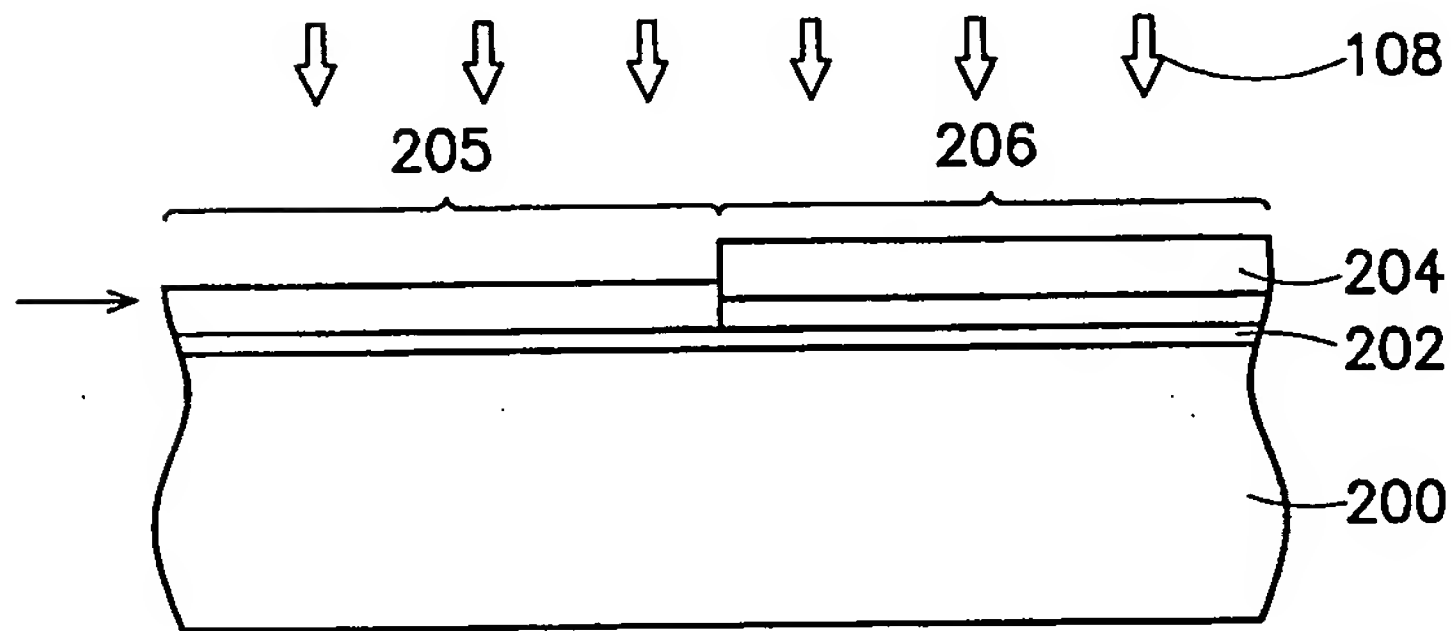


第六圖

(5)

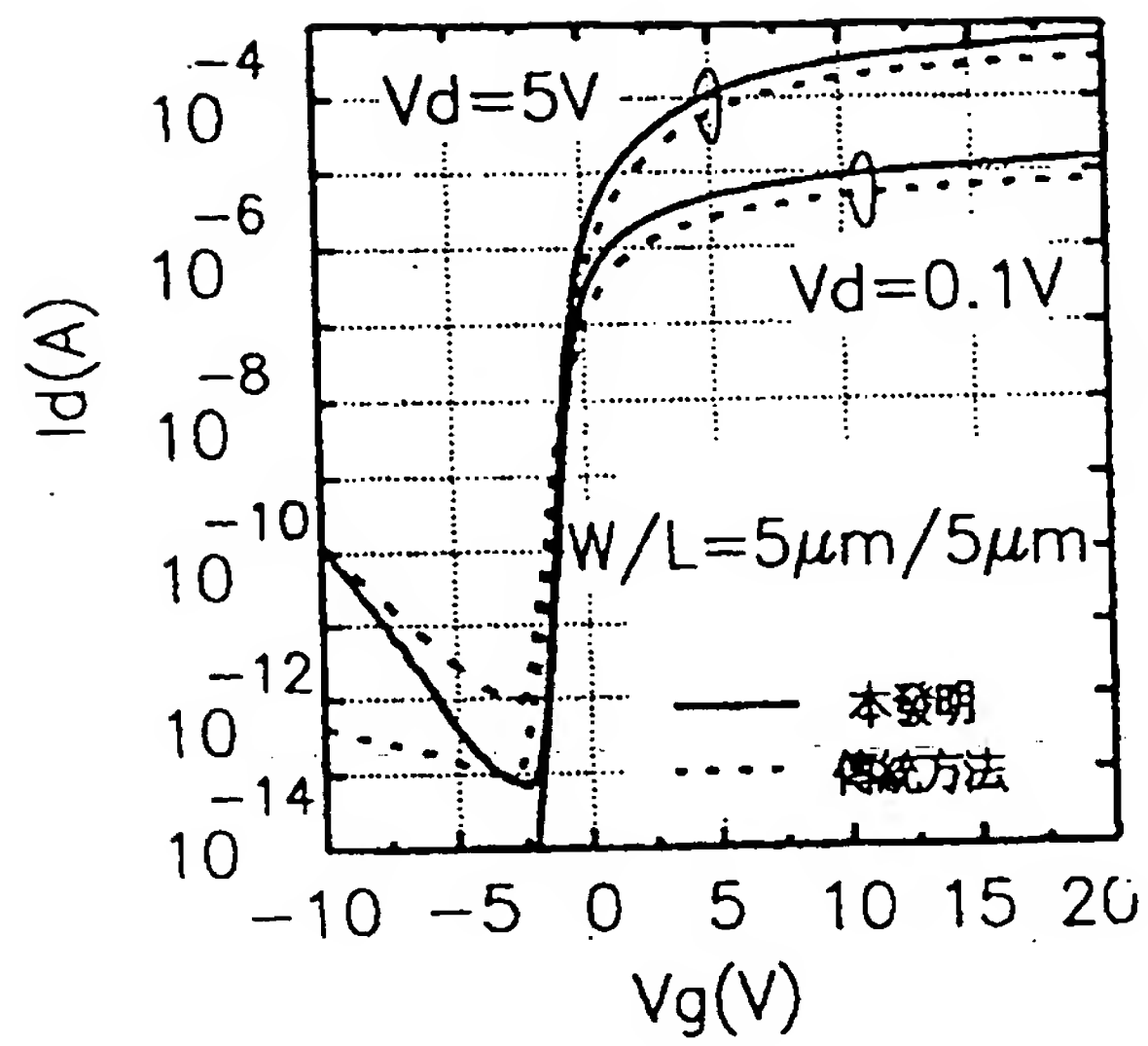


第七圖

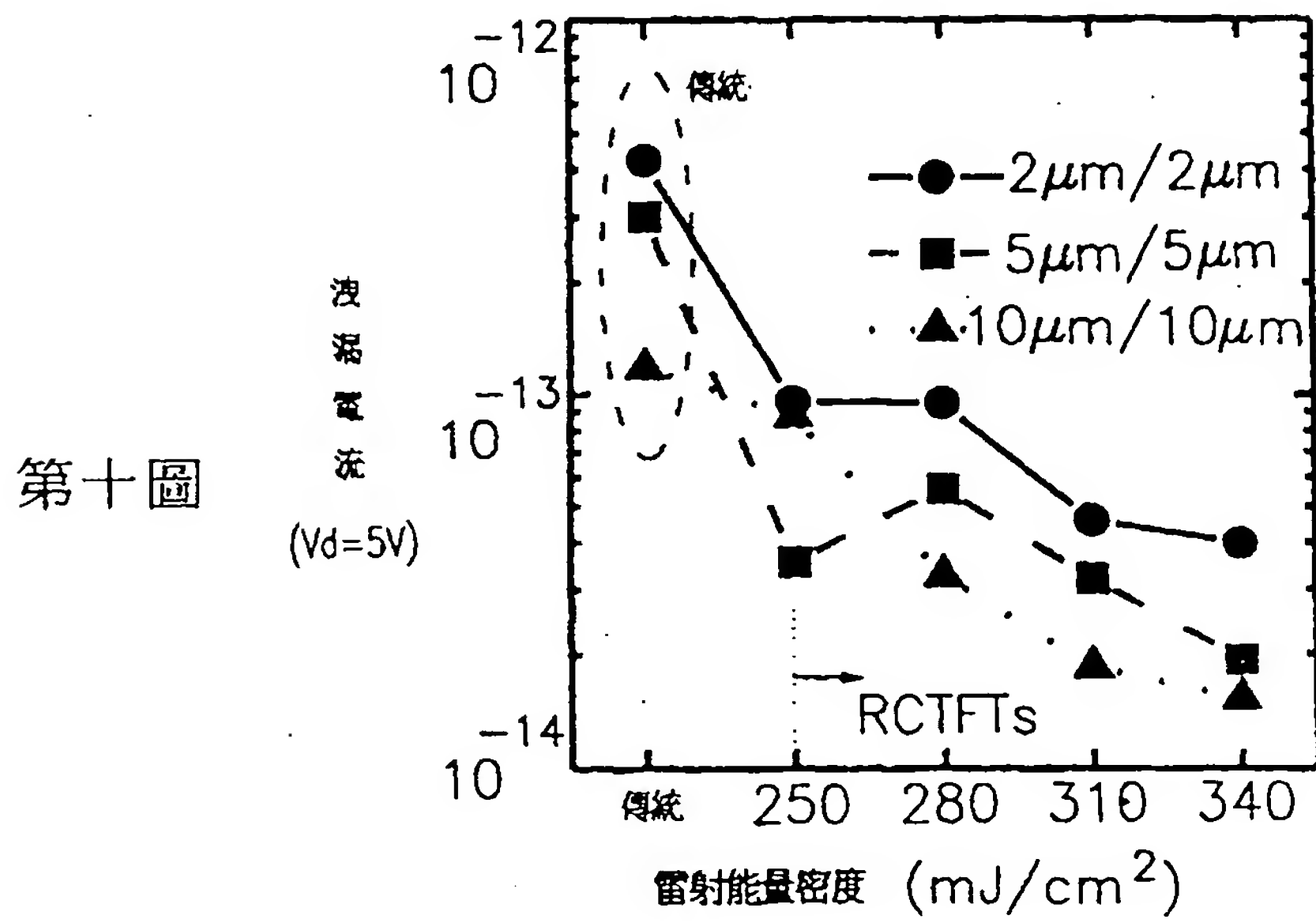


第八圖

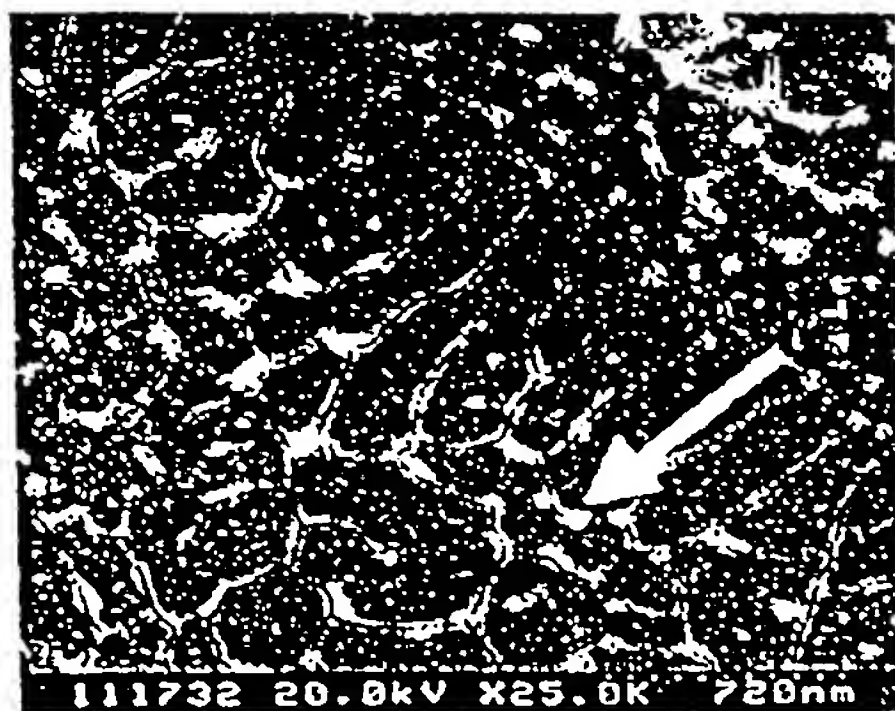




第九圖

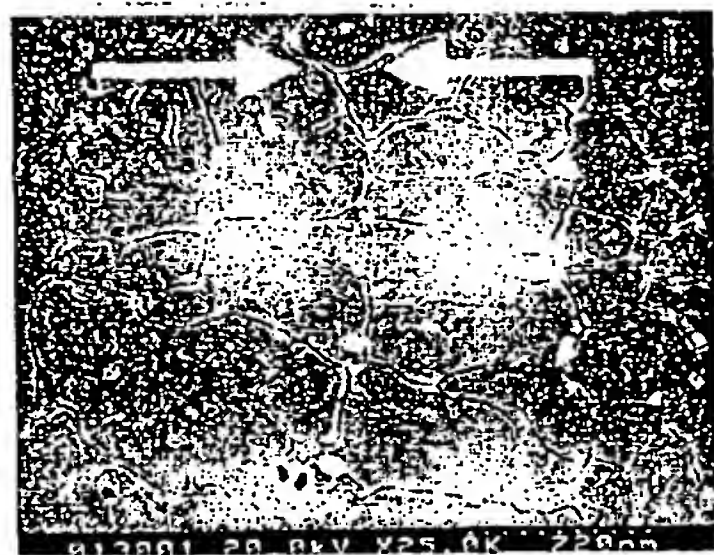


第十圖

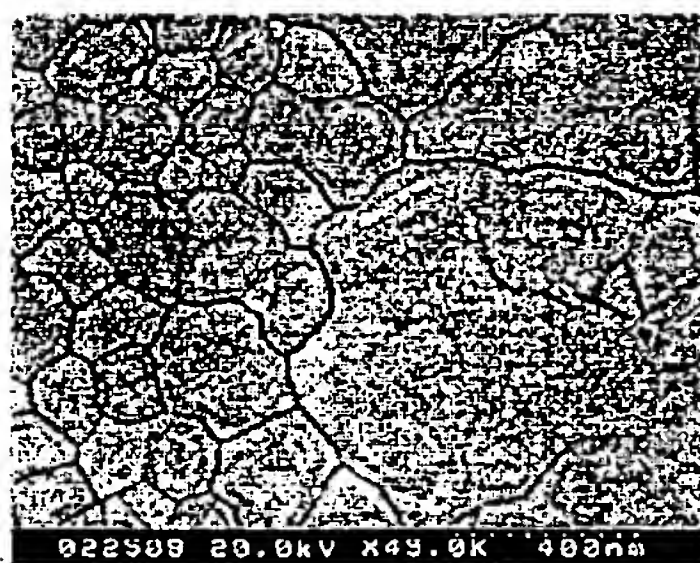


第十一圖

(7)



第十二圖



第十三圖



公告本

|      |          |
|------|----------|
| 申請日期 | 89. 8. 9 |
| 案 號  | 89115995 |
| 類 別  | H01 2136 |

A4  
C4

452892

( 以上各欄由本局填註 )

| 發 明 專 利 說 明 書   |                   |   |
|-----------------|-------------------|---|
| 一、發明<br>新 型 名 稱 | 中 文               | 薄膜電晶體中多晶矽薄膜的再結晶方法   |
|                 | 英 文               |   |
| 二、發明<br>創 作 人   | 姓 名               | 1 林敬偉<br>2 鄭力競<br>3 鄭晃忠   |
|                 | 國 籍               | 中華民國  |
|                 | 住、居所              | 1 桃園縣桃園市龍山街 212 號<br>2 彰化市長壽街 18 號<br>3 新竹市建功一路 86 巷 2 弄 14 號 2 樓 |
|                 |                   |   |
| 三、申請人           | 姓 名<br>( 名 稱 )    | 1 林敬偉<br>2 鄭力競<br>3 鄭晃忠   |
|                 | 國 籍               | 中華民國  |
|                 | 住、居所<br>( 事 務 所 ) | 1 桃園縣桃園市龍山街 212 號<br>2 彰化市長壽街 18 號<br>3 新竹市建功一路 86 巷 2 弄 14 號 2 樓 |
|                 | 代 表 人<br>姓 名      |   |

裝  
訂  
線

經濟部智慧財產局員工消費合作社印製

## 四、中文發明摘要(發明之名稱：

## 薄膜電晶體中多晶矽薄膜的再結晶方法

一種薄膜電晶體中多晶矽薄膜的再結晶方法，係為提供一具有絕緣層之基底，於絕緣層上先形成一層具有兩種厚度之非晶矽層或微晶矽層( micro-crystalline silicon )，其中厚度較薄的區域定義為薄膜電晶體的通道區域，而厚度較厚的區域則定義為薄膜電晶體的源極/汲極區域，接著以準分子雷射將厚度較薄之非晶矽層完全熔融，而厚度較厚的非晶矽層則會有部分未被熔融，利用此未被熔融之非晶矽層作為晶種，且以熔融、未熔融之間的溫度梯度變化，使晶粒在完全熔融的區域進行水平方向的成長均勻性佳、顆粒大之多晶矽層。

## 英文發明摘要(發明之名稱：

## 五、發明說明( | )

本發明是有關於一種薄膜電晶體液晶顯示器( TFT-LCD )的製造方法，且特別是有關於一種薄膜電晶體中多晶矽薄膜的再結晶方法。

一般主動式陣列液晶顯示器因材質可以分為多晶矽薄膜電晶體以及非晶矽薄膜電晶體兩種，其中多晶矽薄膜電晶體由於可以整合驅動電路，故可以提供較非晶矽薄膜電晶體為高之開口率及降低成本，然而多晶矽薄膜電晶體技術被大力推崇的另一個原因是多晶矽薄膜電晶體能夠大幅縮小元件尺寸，以達到高解析度，一般要量產多晶矽薄膜電晶體液晶顯示器，必須具有低溫製造技術( 約 450 至 550 度 )、高品質之閘極-絕緣膜的低溫成膜技術以及大面積之離子佈植技術三項要件。

在液晶顯示器中的通道多晶矽薄膜層的成長，基於玻璃基板的價格考量，而採用低溫狀態下進行薄膜的成長，故先是有固相結晶法( solid phase crystallization ,SPC )的引進，但其反應的溫度仍偏高，反應溫度約為 600 度且結晶性差，之後則有準分子雷射( excimer laser )被應用於上述薄膜結晶的低溫製程中。一般而言，由於非晶矽並無特定長晶的方向，故可以沈積出表面非常平整之非晶矽薄膜，因此通道多晶矽薄膜的製作方法通常會先沈積一層非晶矽薄膜，之後再以固相結晶法或是準分子雷射使非晶矽薄膜再結晶成為多晶矽薄膜。

第 1 圖至第 2 圖繪示為一般習知多晶矽薄膜電晶體中通道多晶矽薄膜的製造流程圖。

(請先閱讀背面之注意事項再填寫本頁)

製

訂

線

## 五、發明說明(2)

首先請參照第 1 圖，提供一基底 100，此基底 100 上具有絕緣層 102，接著再於絕緣層 102 上，以低壓化學氣相沈積(LPCVD)、電漿加強化學氣相沈積(PECVD)或是濺鍍(sputter)的方式，形成一層表面平整之非晶矽層 104。

接著請參照第 2 圖，在非晶矽層 104 沈積之後，利用足夠能量之準分子雷射 108，使非晶矽層 104 幾近完全熔融，所謂幾乎完全熔融指的是非晶矽層 104 與絕緣層 102 之間的界面會殘存一些未熔融之非晶矽顆粒，接著將熔融之非晶矽層 104 以未熔融之非晶矽顆粒為晶種(discrete seeds)，進行再結晶以成為多晶矽層 106，此多晶矽層 106 係作為之後薄膜電晶體之源極/汲極區域以及通道區域。

習知中利用準分子雷射進行非晶矽層的低溫再結晶步驟時，所使用的準分子雷射的能量密度考量在於能將非晶矽層幾近完全熔融，且要能夠保持其上表面之平整，而當非晶矽層在幾近完全熔融狀態時，在非晶矽層與絕緣層之間的界面會有些許未熔融的非晶矽顆粒，此些未熔融的顆粒可以作為後續多晶矽層再結晶時的晶種，但由於準分子雷射是屬於脈衝式雷射(pulse laser)的一種，因此每個脈衝時間所打出的雷射在能量密度上會出現些微的差異，由於準分子雷射能量密度控制上的不易，若準分子雷射能量密度稍微大於理想值，容易導致非晶矽層完全熔融，而完全熔融的缺點是再結晶所賴之晶種消失，因此晶粒會呈現均向性(homogeneous)的成長，而所長出的晶粒小、且均勻性不佳，如第 13 圖所示。

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

## 五、發明說明(3)

反之，若準分子雷射能量密度稍微小於理想值，則會導致部分的非晶矽層未被熔融，而再結晶的晶粒即以未被熔融之非晶矽層為基礎，直接進行垂直方向上的晶粒成長，同樣會有晶粒小、且均勻性不佳的缺點。

一般在習知多晶矽薄膜的再結晶過程中，一定需將準分子雷射的能量密度控制在剛好可以讓非晶矽層幾乎完全熔融，同時又可以殘留一些未熔融之非晶矽顆粒以作為再結晶之晶種，如此才會有較佳的再結晶效果，但是準分子雷射係屬於脈衝式雷射，每一脈衝之能量密度皆會有所差異，所以準分子雷射在能量密度上的控制不易，使得製程裕度(process window)變得很小。

由於習知採用上表面平整之非晶矽層，加上準分子雷射脈衝的能量密度控制不易，導致製程裕度縮小的缺點，因此本發明提出一種以厚度不同之非晶矽層，以準分子雷射進行再結晶成為多晶矽層的方法。

本發明提出一種薄膜電晶體中多晶矽薄膜的再結晶方法，此方法簡述如下：

提供一具有絕緣層之基底，於絕緣層上先形成一層具有兩種厚度之非晶矽層，其中厚度較薄的區域定義為薄膜電晶體的通道區域，而厚度較厚的區域則定義為薄膜電晶體的源極/汲極區域，接著以準分子雷射將厚度較薄之非晶矽層完全熔融，而厚度較厚的非晶矽層則會有部分未被熔融，利用此未被熔融之非晶矽層作為晶種，且以熔融、未熔融之間的溫度梯度變化，使晶粒在完全熔融的區域進

(請先閱讀背面之注意事項再填寫本頁)

裝訂線



## 五、發明說明( ㄟ )

行水平方向的成長均勻性佳、顆粒大之多晶矽層。

爲讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1 圖至第 2 圖繪示爲一般習知多晶矽薄膜電晶體中通道多晶矽薄膜的製造流程圖。

第 3 圖至第 7 圖繪示爲依照本發明一較佳實施例之多晶矽薄膜電晶體中通道多晶矽薄膜的製造流程圖。

第 8 圖繪示爲未熔融的非晶矽部分與非晶矽層厚度較薄的區域的熔融部分之間的溫度梯度分佈。

第 9 圖繪示爲習知作法與本發明作法所形成的多晶矽薄膜電晶體，在不同電壓下的轉移電特性( transfer characteristics )表現。

第 10 圖繪示爲以不同能量密度的準分子雷射進行再結晶步驟，所得到的再結晶薄膜將會具有不同的洩漏電流。

第 11 圖爲 SEM 圖，可看出以本發明可控制晶粒結晶成長方向。

第 12 圖爲 SEM 圖，可看出以本發明可使晶粒結晶成長的均勻性高。

第 13 圖爲 SEM 圖，可看出以傳統方式使晶粒結晶成長的均勻性較差。

標號之簡單說明：

(請先閱讀背面之注意事項再填寫本頁)

訂 線



## 五、發明說明(✓)

- 100 基底
- 102 絕緣層
- 104 非晶矽層
- 106 多晶矽層
- 108 準分子雷射
- 200 基底
- 202 絕緣層
- 204 非晶矽層
- 205 非晶矽層厚度較薄的區域
- 205' 通道區域
- 206 非晶矽層厚度較厚的區域
- 206' 源極/汲極區域
- 207, 207' 開口
- 208 第二非晶矽層
- 210 多晶矽層
- 212 絕緣層
- 214 閘極導電層
- 216 介電層
- 218 源極/汲極接觸

較佳實施例

請參照第 3 圖至第 7 圖，其繪示為依照本發明一較佳實施例之多晶矽薄膜電晶體中通道多晶矽薄膜的製造流程圖。

多晶矽薄膜電晶體因閘極與源極/汲極區域的相對位

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(七)

置，大致可以區分為底閘極式多晶矽薄膜電晶體( bottom gate poly-Si TFT )以及頂閘極式多晶矽薄膜電晶體( top gate poly-Si TFT )。一般而言，頂閘極式多晶矽薄膜電晶體為較常見的結構，本實施例即以此頂閘極結構作說明。

首先請先參照第 3 圖，提供一基底 200，此基底 200 例如為矽晶圓、玻璃基板或是塑膠基板，在基板 200 上形成一絕緣層 202，此絕緣層 202 的形成方式例如為以低壓化學氣相沈積( LPCVD )、電漿加強化學氣相沈積方式( PECVD )或是以濺鍍的方式於基底 200 上形成一層二氧化矽層，接著再於絕緣層 202 上形成一層非晶矽層 204，此非晶矽層 204 例如以低壓化學氣相沈積( LPCVD )方式、電漿加強化學氣相沈積方式( PECVD )或是以濺鍍的方式形成，而其形成厚度例如為 20nm 至 2000nm。

接著請參照第 4 圖以及第 5 圖，於非晶矽層 204 沈積之後，將部分區域的非晶矽層 204 移除，以形成一厚度較薄之區域 205 以及厚度較厚的區域 206。而在形成厚度薄、厚不同區域時，例如有兩種方式，其中第一種方式如第 4 圖中所示，以等向性蝕刻的方式將部分區域之非晶矽層 204 剝除至暴露出絕緣層 202 之後，以形成一開口 207，接著再形成一層第二非晶矽層 208 覆蓋於開口 207 及非晶矽層 204 上，此時非晶矽層 204 與第二非晶矽層 208 會形成一厚度較薄的區域 205 以及一厚度較厚的區域 206。而另一種方式如第 5 圖所示，將部分區域之非晶矽層 204 以等向性蝕刻的方式移除，但不暴露出其下之絕緣層 202，

(請先閱讀背面之注意事項再填寫本頁)

表  
訂  
線

## 五、發明說明( 7 )

以於非晶矽層 204 中形成一開口 207'，因此非晶矽層 204 同樣會形成一厚度較薄的區域 205 以及一厚度較厚的區域 206。

上述第 4 圖以及第 5 圖中所形成非晶矽厚度較薄的區域 205 以及非晶矽厚度較厚的區域 206，經後續再結晶為多晶矽之後，可以分別作為薄膜電晶體的通道區域 205' 以及源極/汲極區域 206'，如第 7 圖所示。

接著請參照第 6 圖以及第 11 圖，以準分子雷射 108 照射於非晶矽層上，使得非晶矽層厚度較薄的區域 205 呈現完全熔融狀態，而非晶矽層厚度較厚的區域 206 僅部分厚度被熔融，而非晶矽未熔融的部分可以作為再結晶成多晶矽的步驟中的晶種，使得非晶矽層厚度較薄的區域 205 中完全熔融的部分，以水平方向進行再結晶而成為多晶矽層 210(繪示於第 7 圖中)，由第 11 圖的 SEM 圖，可以清楚看出其結晶晶粒的成長方向為平行方向成長。

最後請參照第 7 圖，經再結晶後形成之多晶矽層 210 同樣會具有厚度較薄的區域與厚度較厚的區域，其中厚度較薄的區域作為通道區域 205'，而厚度較厚的區域可藉離子摻雜由以形成源極/汲極區域 206'，接著再於通道區域 205' 上形成一絕緣層 212，之後再形成一閘極導電層 214 於絕緣層 212 上，閘極之後再形成一介電層 216 覆蓋於整個元件上，最後再形成源極/汲極接觸 218( S/D contact )，即完成薄膜電晶體的製作。

請參照第 8 圖以及第 12 圖，由於非晶矽層厚度較厚

(請先閱讀背面之注意事項再填寫本頁)

第 7 圖  
訂 線

## 五、發明說明 ( 8 )

的區域 206 僅部分厚度被熔融，而剩下未熔融的非晶矽部分相對於非晶矽層厚度較薄的區域 205 的熔融部分，具有較低的溫度，由於兩者之間的溫度差異，會出現一溫度梯度的分佈，如第 8 圖所示，此溫度梯度的分佈以及上述水平方向的長晶步驟，可以再結晶出較大的晶粒以及較均勻的顆粒大小，對於薄膜電晶體元件的特性有所增進。

請參照第 9 圖與第 10 圖，以傳統方式製作的多晶矽薄膜以及本發明所製作的多晶矽薄膜在電性表現上會有差異，例如可以提高載子的移動率( mobility )以及降低洩漏電流。第 9 圖中四條曲線分別代表習知作法與本發明作法所形成的多晶矽薄膜電晶體，在不同電壓下的轉移電特性，由第 9 圖中可以明顯發現本發明具有較佳的轉移電特性，而第 10 圖中的折線則代表以不同能量密度的準分子雷射 108 進行再結晶步驟，所得到的再結晶薄膜將會具有不同的洩漏電流，由折線的趨勢可知所使用準分子雷射 108 的能量密度越大，則會得到較小的洩漏電流，然而雷射能量密度之先決條件為厚度較厚的區域 206 不能全熔，且厚度較薄的區域 205 不能因此而剝落( ablation )，若雷射照射的能量密度太高，會使得薄膜因此而剝落，而厚度較厚的區域 206 未被熔融的厚度越大，則溫度梯度亦越大，但考慮其他製程因素厚度較厚的區域 206 不宜太厚。

因此，本發明的特徵主要在於提供一不同厚度的非晶矽層，在以準分子雷射將此非晶矽層熔融，並藉由不同厚度的結構控制多晶矽晶粒的成長方向。

(請先閱讀背面之注意事項再填寫本頁)

訂線

## 五、發明說明( 9 )

本發明的另一特徵為運用熔融之非晶矽與未熔融之非晶矽層之間界面溫度的差異所造成的溫度梯度，此溫度梯度對長晶顆粒的大小有所增進。

本發明運用沈積兩種厚度之非晶矽層，以增加準分子雷射再結晶過程的製程裕度與均勻性。

本發明上述之實施例裡以非晶矽層再結晶形成多晶矽層為例子說明，但本發明並不將薄膜材質侷限於矽材質，本發明亦可適用於其他材質之再結晶製程。

本發明上述之實施例雖將此方法應用於薄膜電晶體的製造上，但本發明亦可應用主動矩陣式有機發光二極體、靜態隨機存取記憶體( SRAM )、3-D 積體電路、感測器、印表機以及光閥( light valve )等。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

製

訂

線



## 六、申請專利範圍

1.一種薄膜電晶體中多晶矽薄膜的再結晶方法，至少包括：

提供一基底；

形成一絕緣層於該基底上；

形成一具有一第一厚度以及一第二厚度之非晶矽層，該第二厚度大於第一厚度；

以一準分子雷射將該第一厚度之非晶矽層完全熔融，而該第二厚度之非晶矽層未完全熔融；以及

以該未完全熔融之非晶矽層為晶種，進行再結晶的步驟，以形成一多晶矽薄膜。

2.如申請專利範圍第 1 項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：

形成一具有第三厚度之第一非晶矽層；

移除該第一非晶矽層至暴露出該絕緣層，以形成一開口；以及

形成一具有該第一厚度之第二非晶矽層於該開口及該非晶矽層上。

3.如申請專利範圍第 1 項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：

形成一具有該第二厚度之非晶矽層；

於該非晶矽層上定義一開口位置，並將該非晶矽層移除一相當於第三厚度之深度，以形成一開口。

(請先閱讀背面之注意事項再填寫本頁)

訂  
線



## 六、申請專利範圍

4.如申請專利範圍第 2 項與第所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該第二厚度為該第一厚度與該第三厚度相加。

5.如申請專利範圍第 1 項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該具有一第一厚度之非晶矽層係為薄膜電晶體元件之通道區域。

6.如申請專利範圍第 1 項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該具有一第二厚度之非晶矽層係為薄膜電晶體元件之源極/汲極區域。

7.如申請專利範圍第 1 項所述之薄膜電晶體中多晶矽薄膜的再結晶方法，其中該具有第一厚度之非晶矽層與該具有第三厚度之非晶矽層之間存在一溫度梯度。

8.一種多晶矽薄膜的製造方法，至少包括：

提供一基底；

形成一絕緣層於該基底上；

形成一具有一第一厚度以及一第二厚度之非晶矽層，該第二厚度大於第一厚度；

以一準分子雷射將該第一厚度之非晶矽層完全熔融，而該第二厚度之非晶矽層未完全熔融；以及

以該未完全熔融之非晶矽層為晶種，進行再結晶的步驟，以形成一多晶矽薄膜。

9.如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：

## 六、申請專利範圍

形成一具有第三厚度之第一非晶矽層：

移除該第一非晶矽層至暴露出該絕緣層，以形成一開口；以及

形成一具有該第一厚度之第二非晶矽層於該開口及該非晶矽層上。

10.如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該形成具有一第一厚度以及一第二厚度之非晶矽層，至少包括：

形成一具有該第二厚度之非晶矽層：

於該非晶矽層上定義一開口位置，並將該非晶矽層移除一相當於第三厚度之深度，以形成一開口。

11.如申請專利範圍第 9 項所述之多晶矽薄膜的製造方法，其中該第二厚度為該第一厚度與該第三厚度相加。

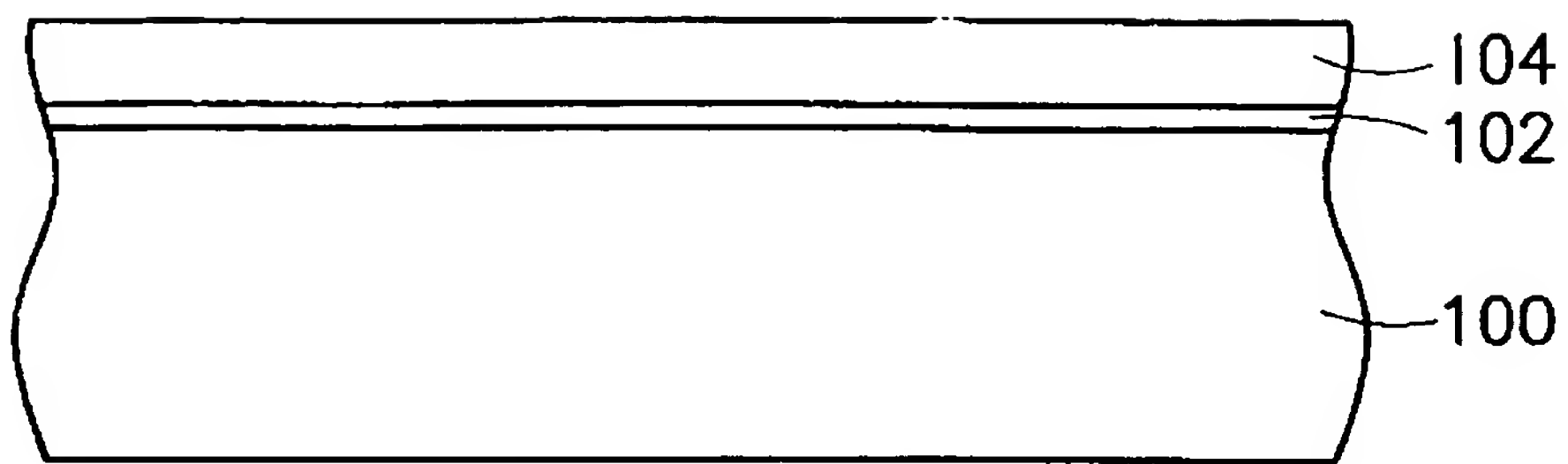
12.如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該具有一第一厚度之非晶矽層係為薄膜電晶體元件之通道區域。

13.如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該具有一第二厚度之非晶矽層係為薄膜電晶體元件之源極/汲極區域。

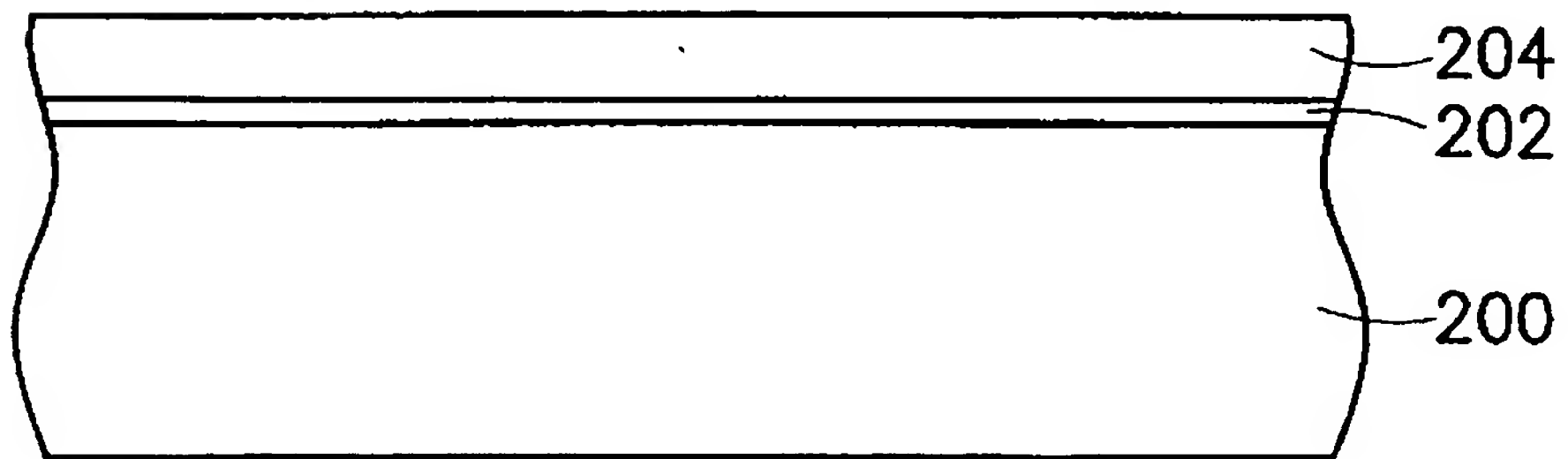
14.如申請專利範圍第 8 項所述之多晶矽薄膜的製造方法，其中該具有第一厚度之非晶矽層與該具有第三厚度之非晶矽層之間存在一溫度梯度。

(請先閱讀背面之注意事項再填寫本頁)

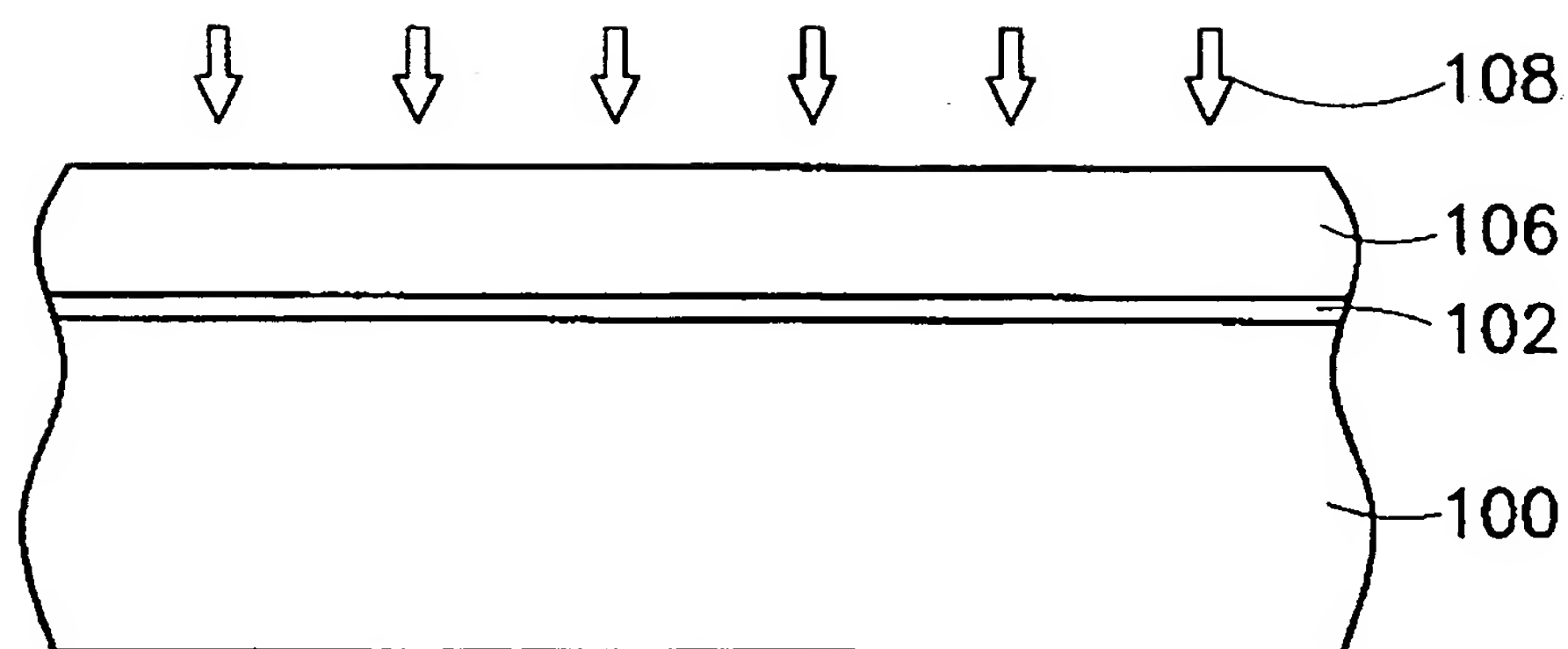
訂  
線



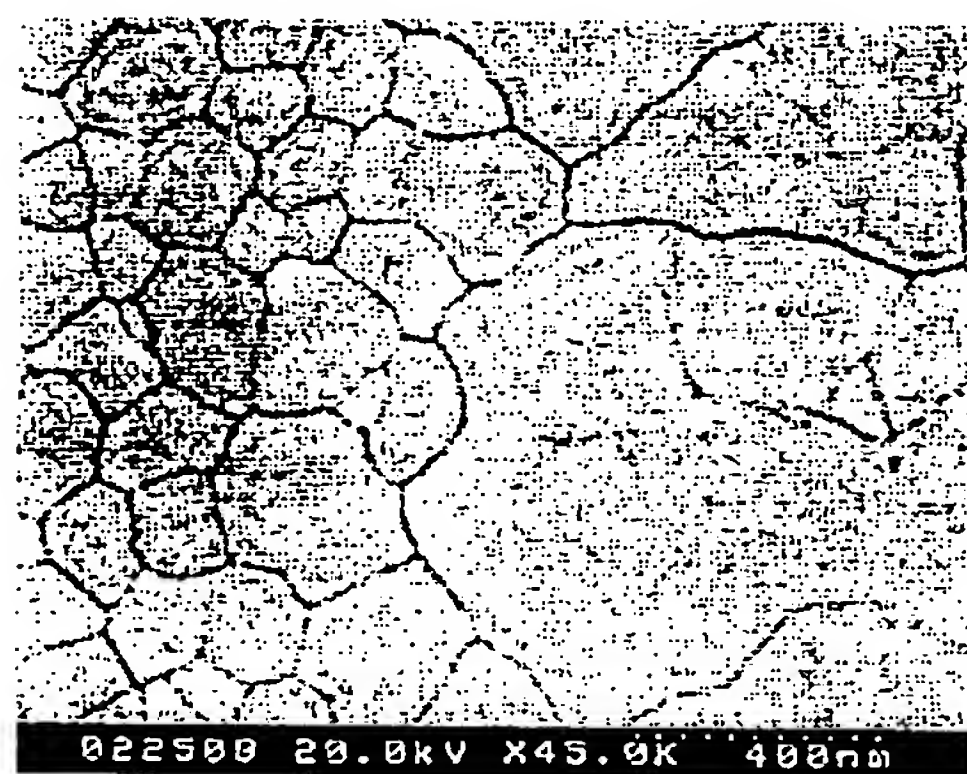
第 1 圖



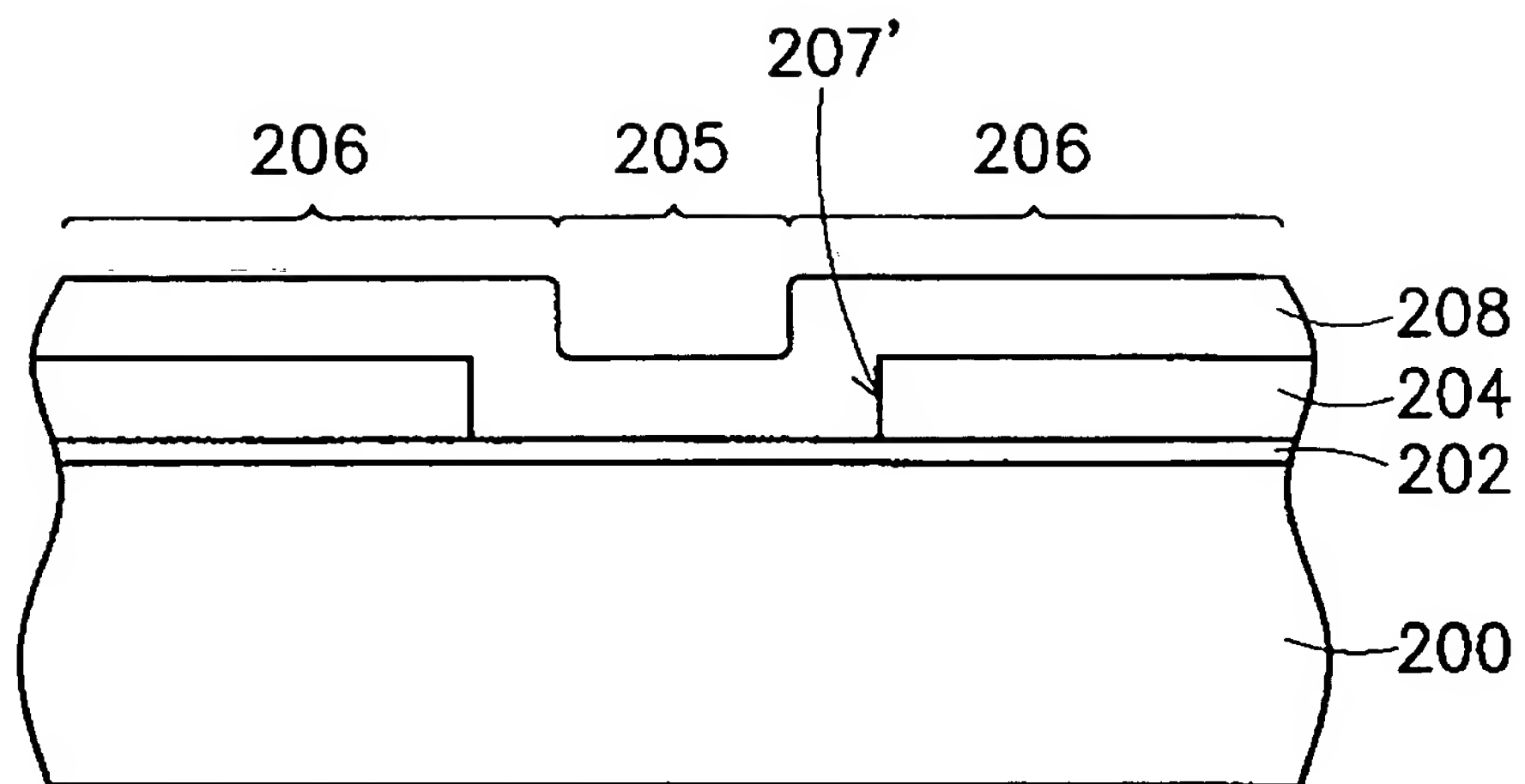
第 3 圖



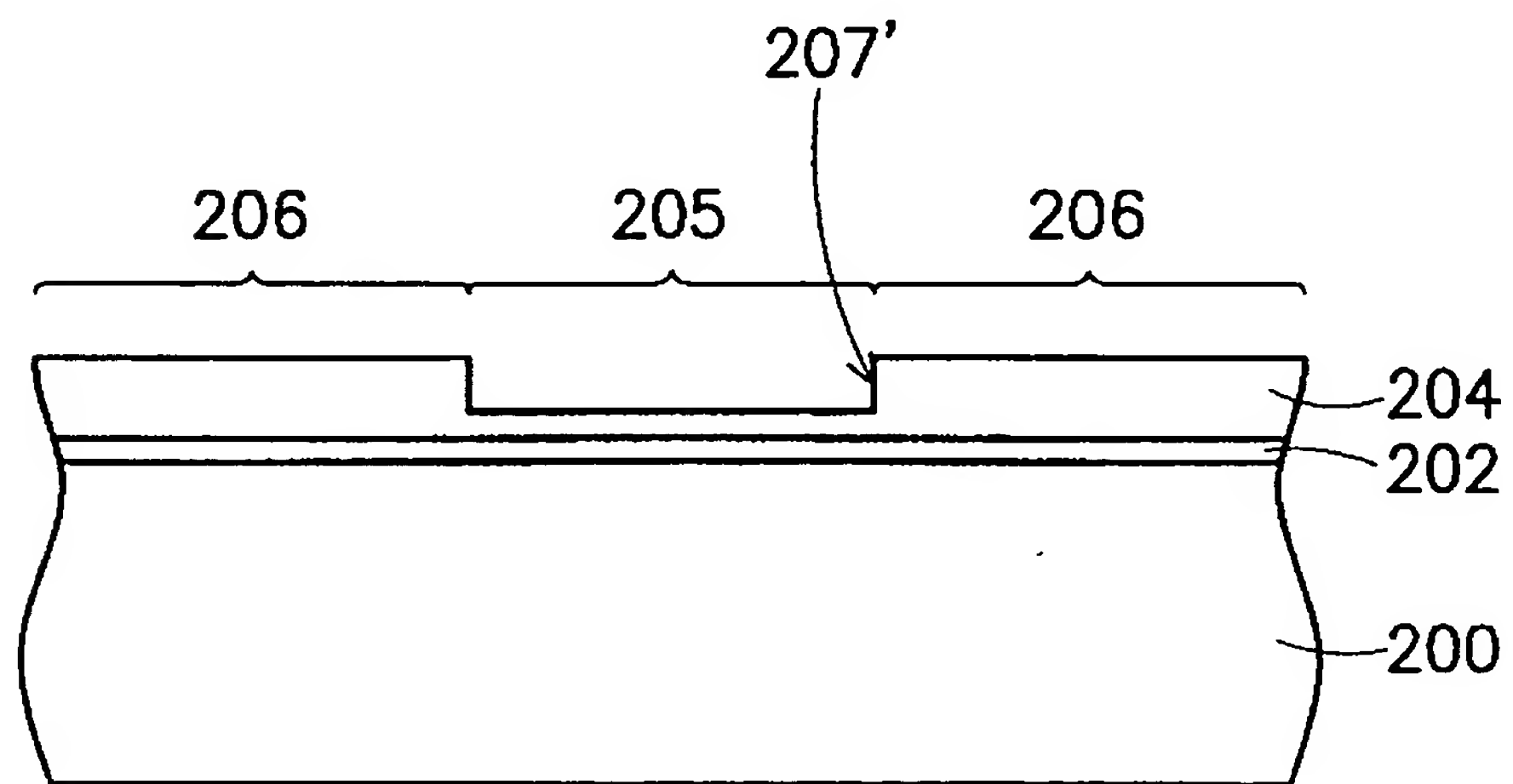
第 2 圖



第 13 圖

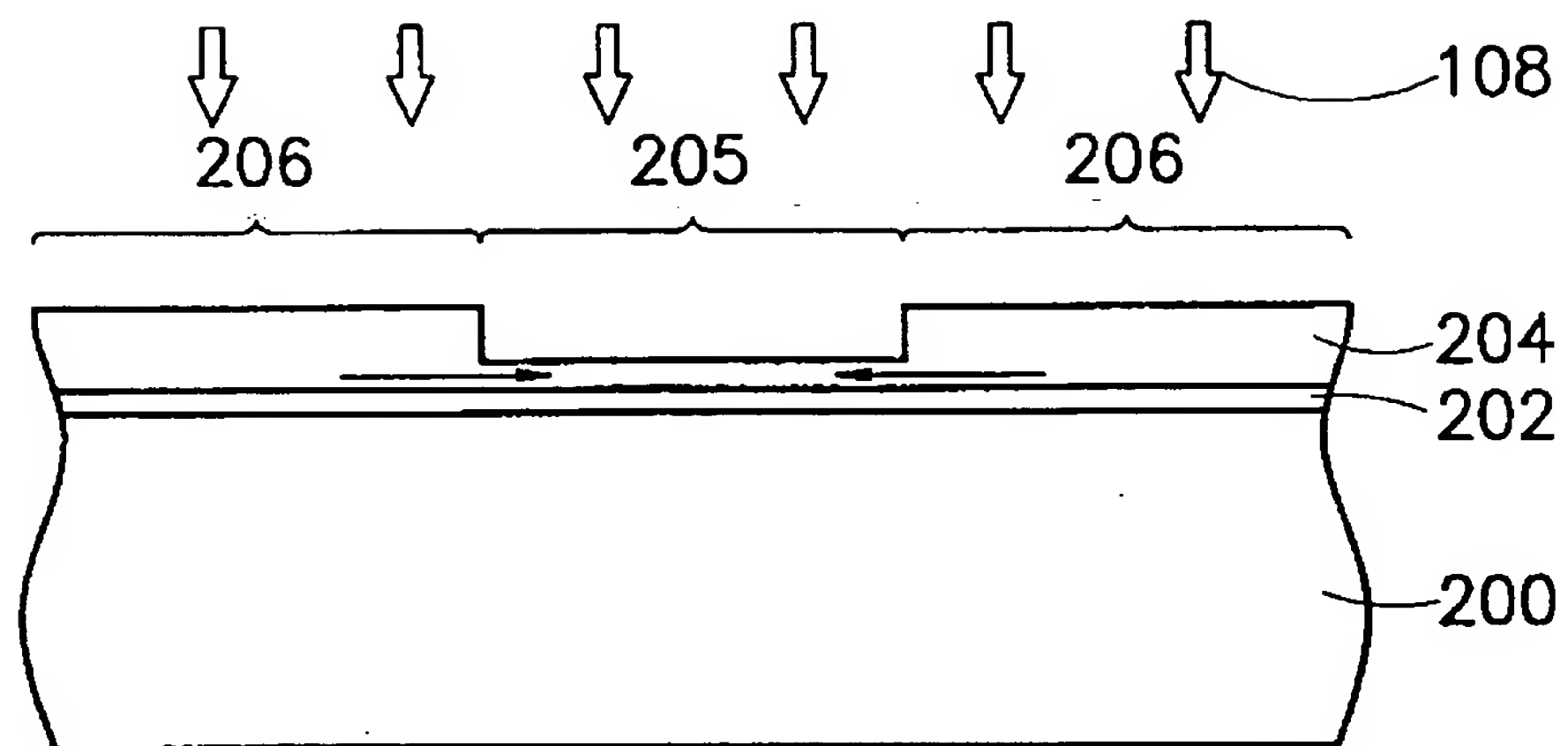


第 4 圖



第 5 圖

6443TW

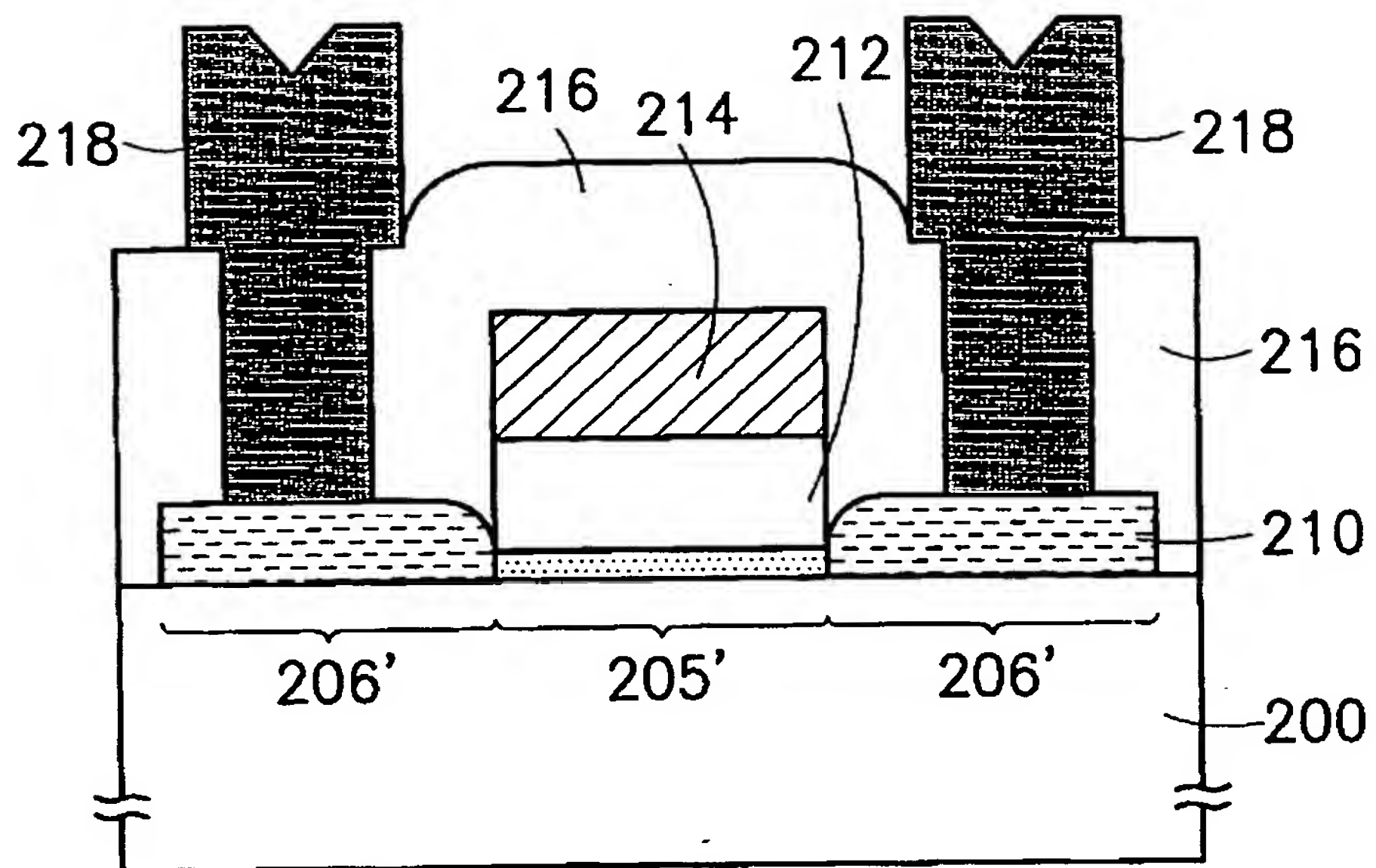


第 6 圖

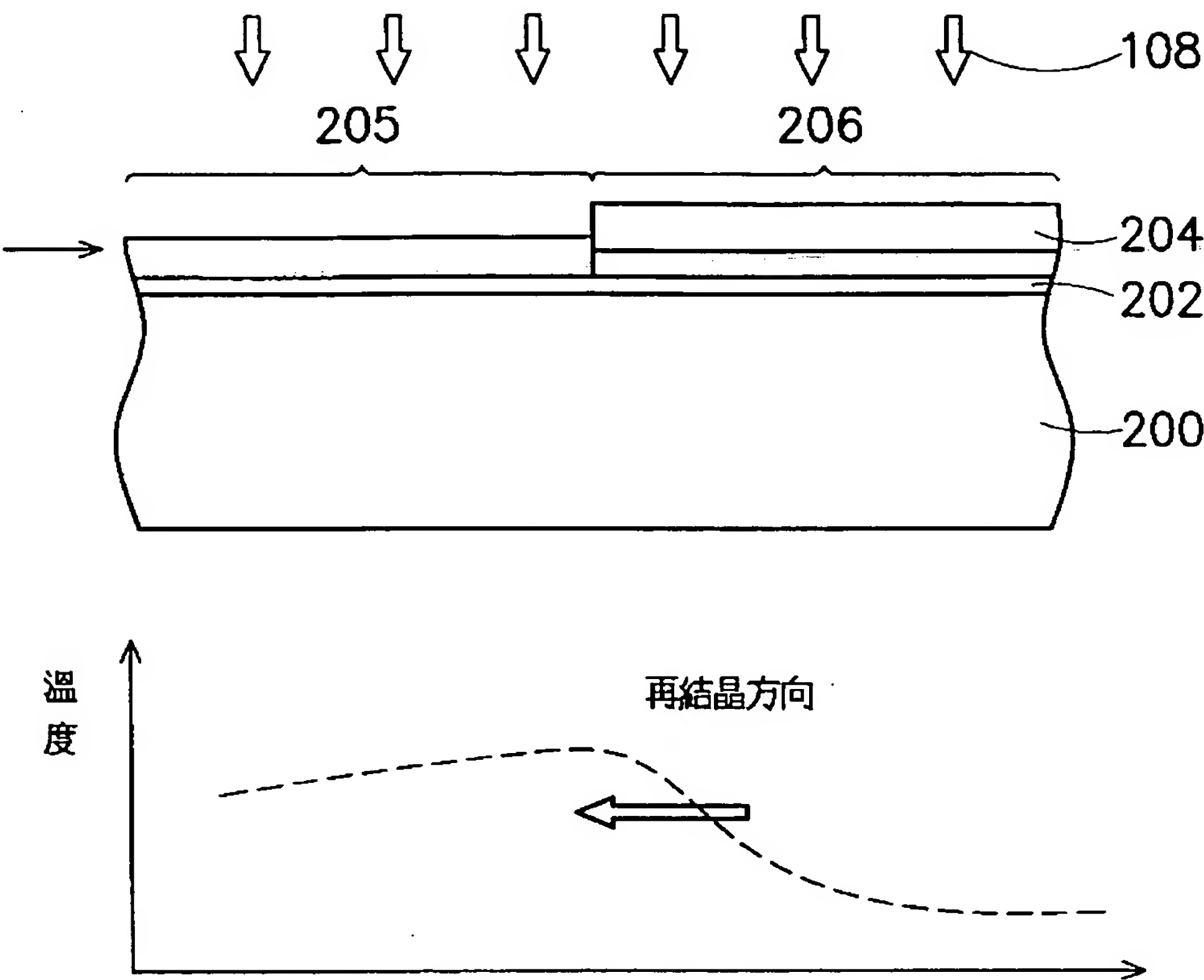


第 11 圖

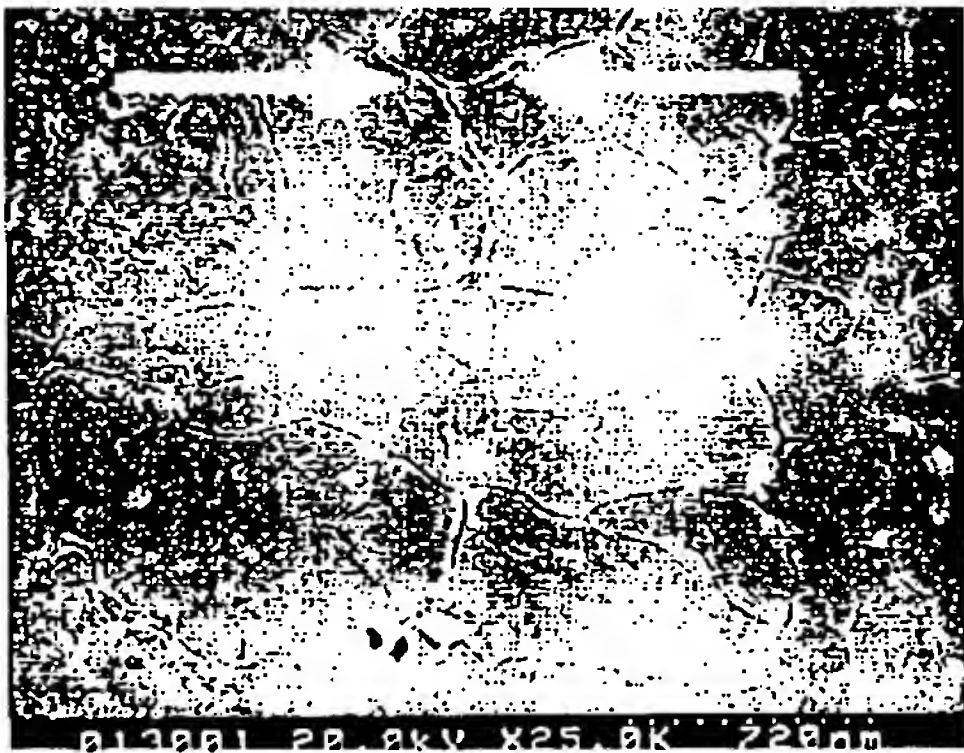




第 7 圖



第 8 圖



第 12 圖

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**